

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-307359
 (43)Date of publication of application : 02.11.2000

(51)Int.Cl.

H03F 3/217
 G10L 19/00
 H03M 3/00

(21)Application number : 11-113814

(22)Date of filing : 21.04.1999

(71)Applicant : SHARP CORP

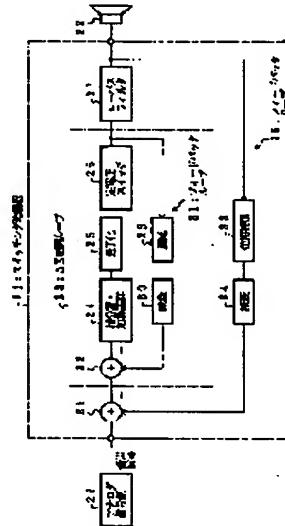
(72)Inventor : MASUDA KIYOSHI
 HAYASE TORU

(54) SWITCHING AMPLIFIER USING ΔS MODULATION

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress distortion caused by a large amplitude by means of L and C components of a low-pass filter.

SOLUTION: This amplifier 21 is configured such that a sound signal from an analog signal source 22 is ΔS -modulated in a ΔS modulation loop, a constant voltage switch 26 switches a constant voltage in response to the modulation signal and a low-pass filter 27 converts its switching output into an analog signal and provides an output. In this case, a 2nd feedback loop 35 where an output of the low-pass filter 27 is fed back is formed to suppress occurrence of distortion in addition to a 1st feedback loop 31 provided in the ΔS modulation loop 23 in order to a quantization error by a quantizer 25 and to compensate a switching noise by a constant voltage switch 26.



LEGAL STATUS

[Date of request for examination] 25.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-307359

(P2000-307359A)

(43)公開日 平成12年11月2日(2000.11.2)

(51)Int.Cl.
H 03 F 3/217
G 10 L 19/00
H 03 M 3/00

識別記号

F I
H 03 F 3/217
H 03 M 3/00
G 10 L 9/18

テープコード(参考)
5 D 0 4 5
5 J 0 6 4
B 5 J 0 9 1

審査請求 未請求 請求項の数3 O.L (全8頁)

(21)出願番号 特願平11-113814
(22)出願日 平成11年4月21日(1999.4.21)

(71)出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(72)発明者 増田 清
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内
(72)発明者 早瀬 徹
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内
(74)代理人 100080034
弁理士 原 謙三

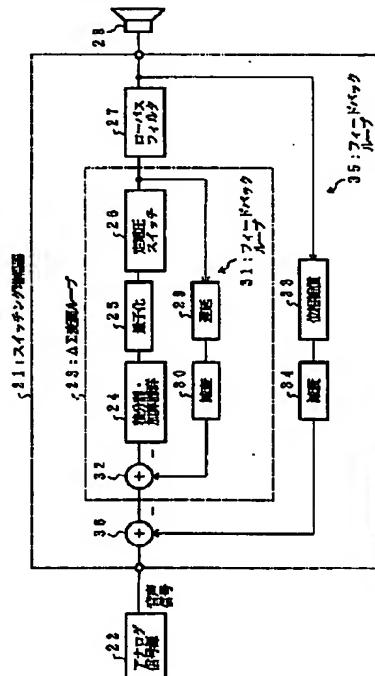
最終頁に続く

(54)【発明の名称】 $\Delta \Sigma$ 変調を用いるスイッチング増幅器

(57)【要約】

【課題】 アナログ信号源22からの音声信号を $\Delta \Sigma$ 変調ループ23で $\Delta \Sigma$ 変調し、その変調信号に応答して定電圧スイッチ26が定電圧をスイッチングし、そのスイッチング出力をローパスフィルタ27によってアナログ変換して出力するようにした $\Delta \Sigma$ 変調を用いるスイッチング増幅器21において、ローパスフィルタ27のL,C成分によって大振幅時に発生する歪みを抑制する。

【解決手段】 量子化器25による量子化誤差および定電圧スイッチ26によるスイッチングノイズを補償するために前記 $\Delta \Sigma$ 変調ループ23内に設けられる第1のフィードバックループ31とは個別に、さらにローパスフィルタ27の出力をフィードバックする第2のフィードバックループ35を形成し、前記歪みの発生を抑制する。



【特許請求の範囲】

【請求項1】アナログ入力信号を $\Delta \Sigma$ 変調し、その変調信号に応答して電源からの予め定める定電圧をスイッチングし、そのスイッチング出力をローパスフィルタによってアナログ変換して出力することで、前記アナログ入力信号を高効率に電力増幅するようにした $\Delta \Sigma$ 変調を用いるスイッチング増幅器において、
 $\Delta \Sigma$ 変調部分を、

前記アナログ入力信号を高次積分し、各積分器の出力を相互に加算して出力する積分器・加算器群と、前記積分器・加算器群からの出力を量子化する量子化器と、

前記量子化器の量子化結果に応答して前記定電圧をスイッチングする前記スイッチング回路と、

前記スイッチング回路のスイッチング出力を前記積分器・加算器群の入力側へフィードバックする第1のフィードバックループとを含んで構成し、

前記ローパスフィルタの出力を前記積分器・加算器群の入力側へフィードバックする第2のフィードバックループをさらに備えることを特徴とする $\Delta \Sigma$ 変調を用いるスイッチング増幅器。

【請求項2】 $\Delta \Sigma$ 変調ループがアナログ入力信号を $\Delta \Sigma$ 変調し、その変調信号に応答してスイッチング回路が電源からの予め定める定電圧をスイッチングし、そのスイッチング出力をローパスフィルタによってアナログ変換して出力することで、前記アナログ入力信号を高効率に電力増幅するようにした $\Delta \Sigma$ 変調を用いるスイッチング増幅器において、

前記 $\Delta \Sigma$ 変調ループとは個別に、前記ローパスフィルタの出力を前記積分器・加算器群の入力側へフィードバックする第2のフィードバックループをさらに備えることを特徴とする $\Delta \Sigma$ 変調を用いるスイッチング増幅器。

【請求項3】前記第2のフィードバックループは、減衰器と、前記ローパスフィルタの位相特性を相殺する特性を有する位相補償回路とによって構成されることを特徴とする請求項1または2記載の $\Delta \Sigma$ 変調を用いるスイッチング増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、音声信号に対して好適に実施され、該音声信号などのアナログ信号を高効率で増幅することができる $\Delta \Sigma$ 変調を用いるスイッチング増幅器に関する。

【0002】

【従来の技術】前記 $\Delta \Sigma$ 変調によって得られる1ビット信号は、後述する積分器や加算器の係数を適宜選択することによって、有効周波数帯域を広くしたり、またはダイナミックレンジを広くしたりするなどの、音源等に合わせた周波数特性を設定できるという優れた特徴を有している。このため、CD(コンパクトディスク)やDV

D(デジタルレピデオディスク)の新しい規格では、この1ビット信号が採用され、本年から製品化が始まろうとしている。

【0003】一方、前記 $\Delta \Sigma$ 変調によって得られる1ビット信号は、上述のような音声信号の記録や、機器間の伝送にあたって使用されるだけでなく、前記1ビット信号をそのまま半導体電力増幅素子に入力し、得られた大電圧のスイッチングパルスにローパスフィルタを通過させるだけで、電力増幅された復調アナログ音声信号を得ることもできる。しかも、前記半導体電力増幅素子は、従来の増幅器のように、その線形域(不飽和域)が使用されるのではなく、非線形域(飽和域)で使用されるので、このような $\Delta \Sigma$ 変調を用いるスイッチング増幅器は、極めて高効率に電力増幅を行うことができるという利点を有しており、製品化が目前に迫っている。

【0004】図3は、典型的な従来技術の $\Delta \Sigma$ 変調を用いるスイッチング増幅器1の電気的構成を示すブロック図である。アナログ信号源2からのアナログの入力音声信号は、該スイッチング増幅器1に入力され、まず前記 $\Delta \Sigma$ 変調回路3によって、1ビットデジタル信号に変換される。

【0005】前記 $\Delta \Sigma$ 変調回路3は、たとえばこの図3で示すように、入力されたアナログ音声信号を順次積分してゆく縦続接続された高次の積分器と、各積分器からの出力を相互に加算する加算器とを備えて構成される積分器・加算器群4と、前記積分器・加算器群4の前記加算器からの出力を1ビット信号に量子化する量子化器5と、後述する定電圧スイッチ9からの大電圧のパルス信号を減衰する減衰器6と、減衰器6からフィードバックされるパルス信号を前記入力アナログ音声信号から減算する加算器8とを備えて構成されている。これによって、量子化器5からの1ビット信号が入力アナログ音声信号に対応したものとなるように、フィードバック制御が実現されている。

【0006】前記量子化器5からの1ビット信号は、定電圧スイッチ9に与えられ、作成された前記1ビット信号に対応した所定の定電圧のパルス信号は、ローパスフィルタ10でアナログ音声信号に復調された後出力され、スピーカ11によって音響化される。

【0007】このように構成されるスイッチング増幅器1は、従来の増幅器のように半導体電力増幅素子の線形域(不飽和域)を使用するのではなく、定電圧スイッチ9に使用される前記半導体電力増幅素子を非線形域(飽和域)で使用するので、極めて高効率に電力増幅を行うことができるという利点を有している。

【0008】

【発明が解決しようとする課題】上述のように構成されるスイッチング増幅器1において、前記入力アナログ音声信号は、たとえば図4(a)で示され、これに対応した前記1ビット信号は、図4(b)で示される。したが

って、前記ローパスフィルタ10は、大振幅で、前記図4(b)で示されるようなパルス信号を、前記図4(a)で示されるようなアナログ信号に復調および高調波除去する必要があり、たとえば図5で示されるように、多段のL(コイル)およびC(コンデンサ)で構成される。

【0009】しかしながら、LおよびCでは、図5において破線で示されるように、電流量が大きくなる(波高値が高くなる)程、歪みが発生し易くなり、出力アナログ音声信号に誤差が含まれることになる。このため、100[dB]を超えるようなダイナミックレンジを有する $\Delta\Sigma$ 変調信号が、アナログ復調されると、前記ダイナミックレンジが数十[dB]も狭くなってしまうことがある。

【0010】本発明の目的は、歪みを抑制することができる $\Delta\Sigma$ 変調を用いるスイッチング増幅器を提供することである。

【0011】

【課題を解決するための手段】請求項1の発明に係る $\Delta\Sigma$ 変調を用いるスイッチング増幅器は、アナログ入力信号を $\Delta\Sigma$ 変調し、その変調信号に応答して電源からの予め定める定電圧をスイッチングし、そのスイッチング出力をローパスフィルタによってアナログ変換して出力することで、前記アナログ入力信号を高効率に電力増幅するようにした $\Delta\Sigma$ 変調を用いるスイッチング増幅器において、 $\Delta\Sigma$ 変調部分を、前記アナログ入力信号を高次積分し、各積分器の出力を相互に加算して出力する積分器・加算器群と、前記積分器・加算器群からの出力を量子化する量子化器と、前記量子化器の量子化結果に応答して前記定電圧をスイッチングする前記スイッチング回路と、前記スイッチング回路のスイッチング出力を前記積分器・加算器群の入力側へフィードバックする第1のフィードバックループとを含んで構成し、前記ローパスフィルタの出力を前記積分器・加算器群の入力側へフィードバックする第2のフィードバックループをさらに備えることを特徴とする。

【0012】上記の構成によれば、 $\Delta\Sigma$ 変調を用いるスイッチング増幅器において、スイッチング回路を $\Delta\Sigma$ 変調部分に含めて第1のフィードバックループを形成することによって、量子化誤差およびスイッチングによるノイズのフィードバックを実現し、さらにローパスフィルタの出力を第2のフィードバックループでフィードバックすることによって、ローパスフィルタのL,C成分による歪みのフィードバックも実現する。

【0013】したがって、ローパスフィルタによる歪みも補償することができる。

【0014】また、請求項2の発明に係る $\Delta\Sigma$ 変調を用いるスイッチング増幅器は、 $\Delta\Sigma$ 変調ループがアナログ入力信号を $\Delta\Sigma$ 変調し、その変調信号に応答してスイッチング回路が電源からの予め定める定電圧をスイッキン

グし、そのスイッチング出力をローパスフィルタによってアナログ変換して出力することで、前記アナログ入力信号を高効率に電力増幅するようにした $\Delta\Sigma$ 変調を用いるスイッチング増幅器において、前記 $\Delta\Sigma$ 変調ループとは個別に、前記ローパスフィルタの出力を前記積分器・加算器群の入力側へフィードバックする第2のフィードバックループをさらに備えることを特徴とする。

【0015】上記の構成によれば、 $\Delta\Sigma$ 変調を用いるスイッチング増幅器において、 $\Delta\Sigma$ 変調ループによる量子化誤差のフィードバックループとともに、ローパスフィルタのL,C成分による歪みをフィードバックする第2のフィードバックループをさらに設ける。

【0016】したがって、ローパスフィルタによる歪みも補償することができる。

【0017】さらにまた、請求項3の発明に係る $\Delta\Sigma$ 変調を用いるスイッチング増幅器では、前記第2のフィードバックループは、減衰器と、前記ローパスフィルタの位相特性を相殺する特性を有する位相補償回路とによって構成されることを特徴とする。

【0018】上記の構成によれば、第2のフィードバックループに、前記ローパスフィルタから出力される大振幅に増幅された出力の入力信号レベルへのマッチングを行う減衰器とともに、ローパスフィルタのL,C成分による位相シフトを相殺する位相補償回路を設ける。

【0019】したがって、前記位相シフトを補償した正確なフィードバックを行うことができる。

【0020】

【発明の実施の形態】本発明の実施の一形態について、図1および前記図5に基づいて説明すれば以下のとおりである。

【0021】図1は、本発明の実施の一形態の $\Delta\Sigma$ 変調を用いるスイッチング増幅器21の電気的構成を示すブロック図である。アナログ信号源22からの入力アナログ音声信号は、該スイッチング増幅器21の $\Delta\Sigma$ 変調ループ23内に入力されると、積分器・加算器群24に与えられる。積分器・加算器群24は、大略的に、たとえば7次の積分器と、各積分器からの出力を相互に加算する加算器などを備えて構成され、該積分器・加算器群24からの出力は、量子化器25に入力される。量子化器25は、前記積分器・加算器群24からの出力を予め定める基準値でレベル弁別し、1ビット信号を作成する。前記1ビット信号は、定電圧スイッチ26に入力され、作成された該1ビット信号に対応した所定の定電圧のパルス信号は、ローパスフィルタ27でアナログ音声信号に復調された後出力され、スピーカ28によって音響化される。前記定電圧スイッチ26内の半導体電力増幅素子は飽和域で動作し、こうして該スイッチング増幅器21は、入力アナログ音声信号を高効率に電力増幅する。

【0022】前記 $\Delta\Sigma$ 変調ループ23内において、前記

定電圧スイッチ26の出力はまた、遅延器29および大振幅の前記パルス信号を入力信号レベルにマッチングさせる減衰器30とを備えて構成される第1のフィードバックループ31を介して、前記積分器・加算器群24の入力側に介在された加算器32に与えられ、前記入力アナログ音声信号から減算される。

【0023】これによって、量子化器25による量子化誤差および定電圧スイッチ26のスイッチングによるノイズのフィードバックを実現し、前記量子化誤差およびスイッチングノイズの抑制が図られている。

【0024】さらに注目すべきは、本発明では、ローパスフィルタ27の出力も、該ローパスフィルタ27のL, C成分による位相シフトを相殺する特性を有する位相補償回路33と、大振幅の前記ローパスフィルタ27の出力を入力信号レベルにマッチングさせる減衰器34とを備えて構成される第2のフィードバックループ35を介して、前記積分器・加算器群24の入力側に介在された加算器36に与えられ、前記入力アナログ音声信号から減算される。

【0025】前記位相補償回路33は、前記ローパスフィルタ27の出力を直接フィードバックすると、該ローパスフィルタ27の前記L, C成分によって信号が帯域制限される際に生じる前記位相シフト(遅れ)によって、全体の振幅周波数特性が乱れてしまうことを補償するために設けられ、たとえばオペアンプと、その非反転および反転のそれぞれの入力端に前記ローパスフィルタ27の出力を与える2つの入力抵抗R1, R2と、出力を前記反転の入力端に帰還する帰還抵抗R3と、前記非反転の入力端を接地する位相補償用のコンデンサCとを備えて構成することができる。

【0026】上記のように構成した場合、 $R_2 = R_3$ とすると、入力信号 e_i と出力信号 e_o との間に、 $e_o = \{ (1 - j\omega CR_1) / (1 + j\omega CR_1) \} e_i$

の関係を持たせることができる。

【0027】これによって、該ローパスフィルタ27のL, C成分によって発生する前記図5において破線で示すような大振幅時の歪みのフィードバックも実現することができ、そのような歪みも補償することができる。また、そのような歪み補償のためのフィードバックにあたって、該ローパスフィルタ27による位相シフトも位相補償回路33で相殺することができ、該位相シフトを補償した正確なフィードバックを行うこともできる。

【0028】本発明の実施の他の形態について、図2に基づいて説明すれば以下のとおりである。

【0029】図2は、本発明の実施の他の形態の $\Delta\Sigma$ 変調を用いるスイッチング増幅器41の電気的構成を示すブロック図である。このスイッチング増幅器41は、前述のスイッチング増幅器21に類似し、対応する部分には同一の参照符号を付してその説明を省略する。注目す

べきは、このスイッチング増幅器41では、定電圧スイッチ26が $\Delta\Sigma$ 変調ループ42から別体で設けられていることである。

【0030】したがって、前記 $\Delta\Sigma$ 変調ループ42内では、量子化器25からの出力が、遅延器29を備えて構成される第1のフィードバックループ43を介して、加算器32から前記積分器・加算器群24の入力側にフィードバックされている。

【0031】このように構成することによって、定電圧スイッチ26をユーザの所望とするパワーに応じて選択可能にし、残余の構成を共用化することができる。

【0032】すなわち、本発明は、入力アナログ音声信号を $\Delta\Sigma$ 変調して得られた変調信号に応答して定電圧をスイッチングし、そのスイッチング出力をローパスフィルタ27によってアナログ変換して出力するようにした $\Delta\Sigma$ 変調を用いるスイッチング増幅器21, 41において、ローパスフィルタ27の出力を第2のフィードバックループ35を介して、入力側にフィードバックすることによって、ローパスフィルタ27に大振幅時に発生する歪みを補償するものであり、 $\Delta\Sigma$ 変調ループ23, 42の構成に係わらず、広く実施することができる。したがって、また、量子化器25も、2値量子化だけでなく、多値に量子化を行う構成であってもよいことは言うまでもない。

【0033】

【発明の効果】請求項1の発明に係る $\Delta\Sigma$ 変調を用いるスイッチング増幅器は、以上のように、 $\Delta\Sigma$ 変調を用いるスイッチング増幅器において、スイッチング回路を $\Delta\Sigma$ 変調部分に含めて第1のフィードバックループを形成することによって、量子化誤差およびスイッチングによるノイズのフィードバックを実現するとともに、さらにローパスフィルタの出力を第2のフィードバックループでフィードバックする。

【0034】それゆえ、ローパスフィルタのL, C成分による歪みも補償することができる。

【0035】また、請求項2の発明に係る $\Delta\Sigma$ 変調を用いるスイッチング増幅器は、以上のように、 $\Delta\Sigma$ 変調を用いるスイッチング増幅器において、 $\Delta\Sigma$ 変調ループによる量子化誤差のフィードバックループとともに、ローパスフィルタのL, C成分による歪みをフィードバックする第2のフィードバックループをさらに設ける。

【0036】それゆえ、ローパスフィルタのL, C成分による歪みも補償することができる。

【0037】さらにまた、請求項3の発明に係る $\Delta\Sigma$ 変調を用いるスイッチング増幅器は、前記第2のフィードバックループを、大振幅のローパスフィルタ出力を入力信号レベルにマッチングさせる減衰器と、前記ローパスフィルタのL, C成分による位相シフトを相殺する特性を有する位相補償回路とによって構成する。

【0038】それゆえ、前記位相シフトを補償した正確

なフィードバックを行うことができる。

【図面の簡単な説明】

【図 1】本発明の実施の一形態の $\Delta \Sigma$ 変調を用いるスイッチング増幅器の電気的構成を示すブロック図である。

【図 2】本発明の実施の他の形態の $\Delta \Sigma$ 変調を用いるスイッチング増幅器の電気的構成を示すブロック図である。

【図 3】典型的な従来技術の $\Delta \Sigma$ 変調を用いるスイッチング増幅器の電気的構成を示すブロック図である。

【図 4】 $\Delta \Sigma$ 変調を用いるスイッチング増幅器の動作を説明するための波形図である。

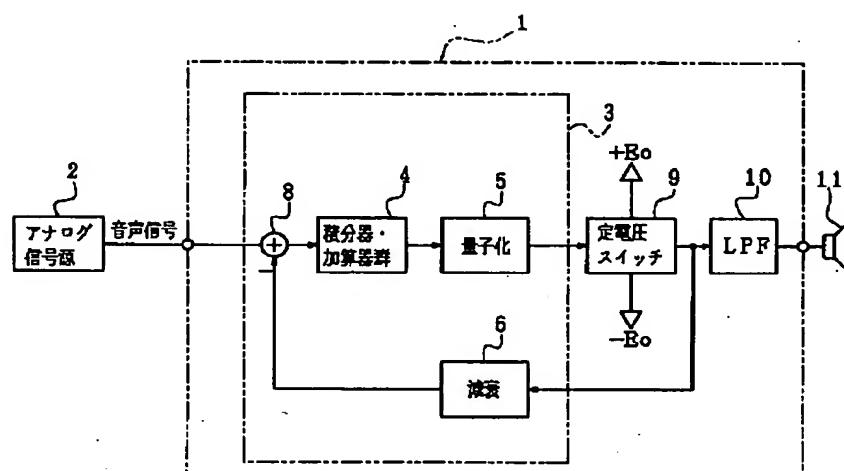
【図 5】 $\Delta \Sigma$ 変調を用いるスイッチング増幅器におけるローパスフィルタの一構成例を示す電気回路図である。

【符号の説明】

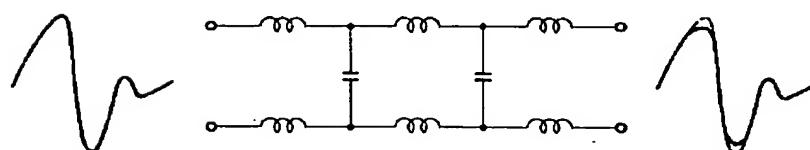
21, 41 スイッチング増幅器

- | | |
|--------|---|
| 22 | アナログ信号源 |
| 23 | $\Delta \Sigma$ 変調ループ ($\Delta \Sigma$ 変調部分) |
| 24 | 積分器・加算器群 |
| 25 | 量子化器 |
| 26 | 定電圧スイッチ |
| 27 | ローパスフィルタ |
| 28 | スピーカ |
| 29 | 遅延器 |
| 30, 34 | 減衰器 |
| 31, 43 | 第1のフィードバックループ |
| 32, 36 | 加算器 |
| 33 | 位相補償回路 |
| 35 | 第2のフィードバックループ |
| 42 | $\Delta \Sigma$ 変調ループ |

【図 3】



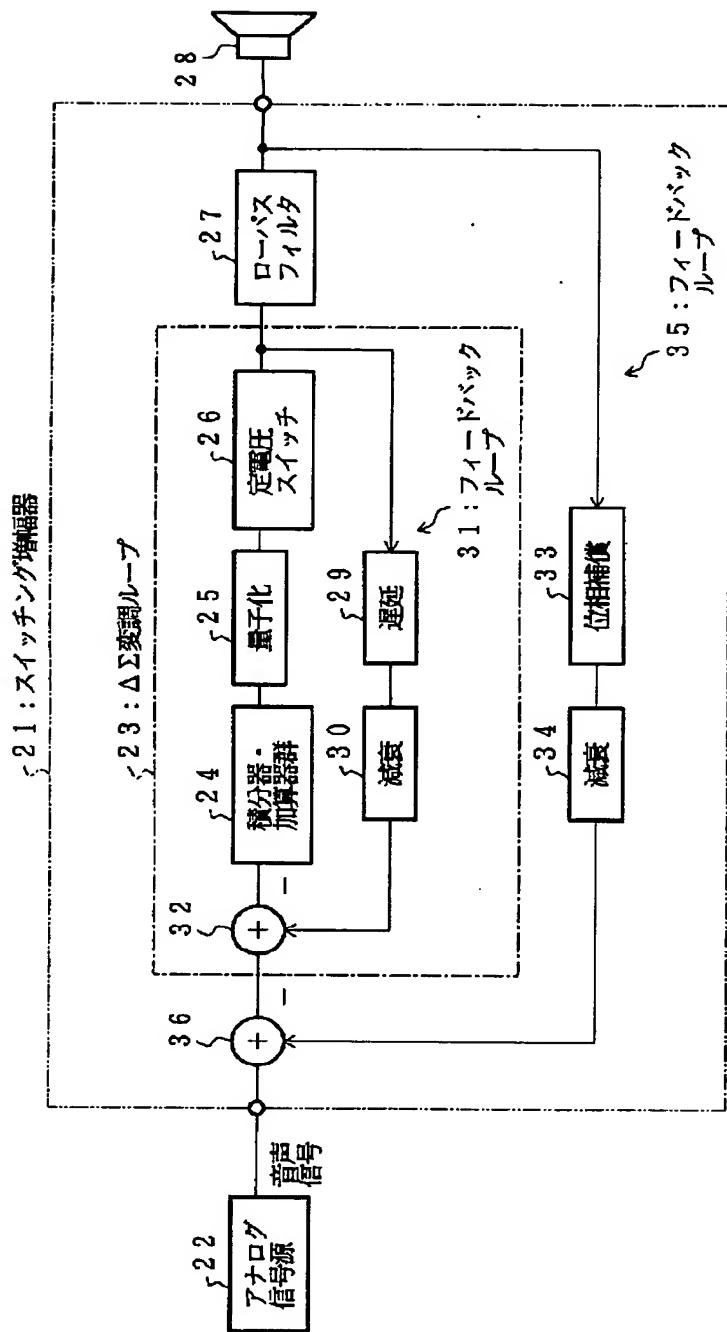
【図 5】



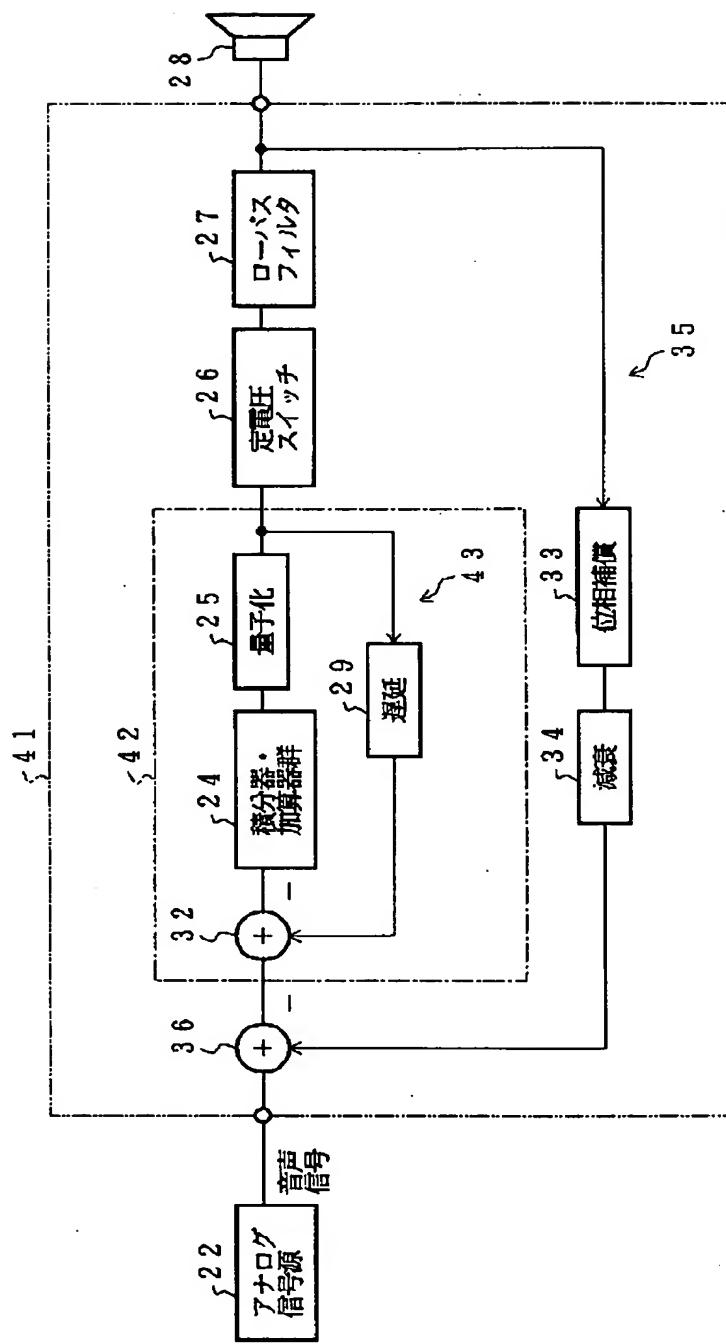
增幅されるパルス信号を
等価的に表すアナログ波形

出力アナログ
音声信号

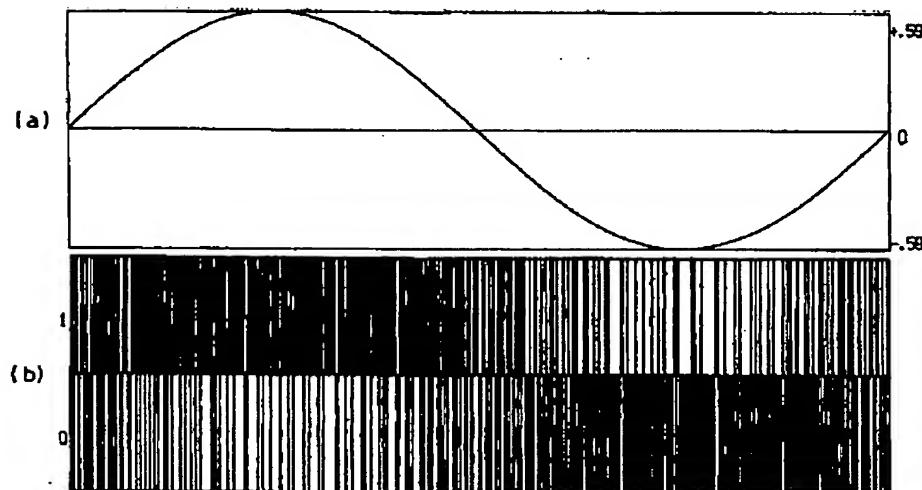
【図1】



【図2】



【図4】



フロントページの続き

F ターム(参考) 5D045 DA03
5J064 AA02 BA03 BB02 BB14 BC08
BC10 BC11 BC16 BC19 BD03
5J091 AA02 AA24 AA27 AA41 AA53
AA66 CA21 CA26 FA17 HA38
KA15 KA16 KA23 KA26 KA31
KA34 KA42 KA53 KA55 KA56
KA62 MA11 SA05 TA01 TA06
UW01

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)